

日 本 国 特 許 庁
JAPAN PATENT OFFICE

09.12.2004

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 4 年 5 月 2 7 日
Date of Application:

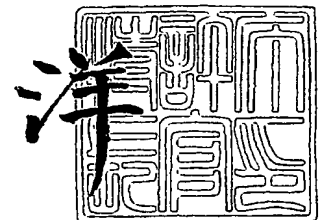
出 願 番 号 特 願 2 0 0 4 - 1 5 8 4 4 1
Application Number:
[ST. 10/C]: [J P 2 0 0 4 - 1 5 8 4 4 1]

出 願 人 京セラ株式会社
Applicant(s):

2 0 0 5 年 1 月 2 8 日

特許庁長官
Commissioner,
Japan Patent Office

小 川



BEST AVAILABLE COPY

【書類名】 特許願
【整理番号】 0000350811
【提出日】 平成16年 5月27日
【あて先】 特許庁長官殿
【国際特許分類】 H01L 41/083
【発明者】
 【住所又は居所】 鹿児島県国分市山下町 1 番 4 号 京セラ株式会社総合研究所内
 【氏名】 内村 英樹
【特許出願人】
 【識別番号】 000006633
 【住所又は居所】 京都府京都市伏見区竹田鳥羽殿町 6 番地
 【氏名又は名称】 京セラ株式会社
 【代表者】 西口 泰夫
【手数料の表示】
 【予納台帳番号】 005337
 【納付金額】 16,000円
【提出物件の目録】
 【物件名】 特許請求の範囲 1
 【物件名】 明細書 1
 【物件名】 図面 1
 【物件名】 要約書 1

【書類名】 特許請求の範囲**【請求項 1】**

圧電体層と内部電極とを交互に積層して形成した素子本体の表面に、前記内部電極が一層おきに交互に接合された一対の外部電極を具備してなる積層型圧電素子であって、前記圧電体層と内部電極との界面の一部に隙間を有することを特徴とする積層型圧電素子。

【請求項 2】

隙間の内部電極の厚み方向における幅が $1\ \mu\text{m}$ 以下である請求項 1 記載の積層型圧電素子。

【請求項 3】

圧電体層と内部電極とが交互に積層されてなる素子本体の表面に前記内部電極が一層おきに交互に接続される正極用および負極用外部電極を形成し、該正極用および負極用外部電極間に周波数が $1\ \text{Hz}$ 以下の電界を印加することを特徴とする積層型圧電素子の製法。

【請求項 4】

電界が直流電圧、交流電圧およびパルス電圧のうちいずれか 1 種である請求項 3 に記載の積層型圧電素子の製法。

【請求項 5】

電界が $200\ \text{V}$ 以下である請求項 3 または 4 に記載の積層型圧電素子の製法。

【請求項 6】

電界印加は無負荷荷重状態で行う請求項 3 乃至 5 のうちいずれか記載の積層型圧電素子の製法。

【請求項 7】

電界印加後に分極処理を行う請求項 3 乃至 6 のうちいずれか記載の積層型圧電素子の製法。

【書類名】 明細書

【発明の名称】 積層型圧電素子およびその製法

【技術分野】

【0001】

本発明は、積層型圧電素子およびその製法に関し、特に、圧電アクチュエータや圧電トランスなど、分極処理して使用される積層型圧電素子およびその製法に関する。

【背景技術】

【0002】

近年、燃料噴射装置やインクジェットヘッド用の吐出部品として、圧電体層と内部電極とが交互に積層一体化された積層型圧電アクチュエータが用いられている。このような積層型圧電アクチュエータは、セラミックグリーンシートと内部電極パターンとを交互に積層した後、同時焼成して圧電体層と内部電極とが交互に積層一体化された素子本体を作製し、この後、前記素子本体の表面に露出した内部電極に電氣的に接続される外部電極を形成した後、分極処理を施して作製されるものである。この場合、素子本体に外部電極を形成した後、直ちに、例えば、荷重をかけて拘束しながら 3 kV/mm の分極電界を印加して分極処理を行い、最終的な積層型圧電アクチュエータを得ていた（例えば、特許文献 1）。

【特許文献 1】 特開 2002-299710 号公報

【発明の開示】

【発明が解決しようとする課題】

【0003】

しかしながら、上記公報に記載された製法により作製される積層型圧電アクチュエータでは、上記したように圧電体層と内部電極とが同時焼成により一体化された状態であり、しかも分極処理時には素子本体が伸縮する方向に荷重をかけて抑圧した状態で分極処理を施しているために、圧電体層は内部電極にクランプされた形状となり、内部電極と圧電体層との間の接合強度が大きいと内部電極に接する圧電体層の面方向の変位が抑制され、これにより圧電体層の厚み方向の変位量が小さくなり、積層型圧電素子の変位量が小さくなる問題があった。

【0004】

従って本発明は、積層型圧電素子の変位量を高めることのできる積層型圧電素子およびその製法を提供することを目的とする。

【課題を解決するための手段】

【0005】

本発明の積層型圧電素子は、（１）圧電体層と内部電極とを交互に積層して形成した素子本体の表面に、前記内部電極が一層おきに交互に接合された一対の外部電極を具備してなる積層型圧電素子であって、前記圧電体層と内部電極との界面の一部に隙間を有することを特徴とするものであり、（２）その隙間の内部電極の厚み方向における幅が $1 \mu\text{m}$ 以下であるものである。

【0006】

そして、このような本発明の積層型圧電素子の製法は、（３）圧電体層と内部電極とが交互に積層されてなる素子本体の表面に前記内部電極が一層おきに交互に接続される正極用および負極用外部電極を形成し、該正極用および負極用外部電極間に周波数が 1 Hz 以下の電界を印加することを特徴とし、この場合、上記積層型圧電素子では、（４）電界が直流電圧、交流電圧およびパルス電圧のうちいずれか１種であること、（５）電界が 200 V 以下であること、（６）電界印加は無負荷荷重状態で行うこと、さらには、実用的には、電界印加後にさらに分極処理を行うことが望ましい。

【発明の効果】

【0007】

このような積層型圧電素子では、それを構成する圧電体層と内部電極との界面に隙間を有するために、即ち、圧電体層と内部電極とが部分的に接合されていない領域を有するた

めに、圧電体層に対する内部電極によるクランプ状態が緩和され、内部電極と圧電体層との間の接合強度を小さくでき、これにより内部電極に接する圧電体層の変位量が向上し、結果的に積層型圧電素子の変位量を大きくできる。

【0008】

即ち本発明では、圧電体層と内部電極とが同時焼成により一体化された状態であっても、外部電極形成後に、一旦、上記した条件の電界処理を施すことにより、圧電体層と内部電極との界面の隙間領域を適度に増幅でき、これにより両層間の接着力を小さく保持できる。つまり、電界印加により、圧電体層と内部電極との界面における接着力を予め小さくしておくことにより、本発明の電界処理の後に、通常の、素子本体が伸縮する方向に荷重をかけて抑圧した状態で分極処理を行っても、積層型圧電素子の変位量を大きくすることができるのである。

【発明を実施するための最良の形態】

【0009】

本発明の積層型圧電素子の代表例として、積層型圧電アクチュエータについて詳細に説明する。図1は本発明の積層型圧電アクチュエータを示す断面模式図である。本発明の積層型圧電アクチュエータは、それぞれ複数の圧電体層1と内部電極3とを交互に積層して形成した素子本体5の対向する側面において、露出した内部電極3の端部に1層おきに絶縁し、絶縁しない内部電極の端部に外部電極7を具備するものであり、この積層型圧電アクチュエータは、前記圧電体層1と内部電極3との界面に隙間を有することを特徴とする。特に、隙間9の幅 t 、即ち、内部電極3の厚み方向への幅が $1\mu\text{m}$ 以下であることが望ましく、このような隙間9は界面領域に部分的に形成されていることが、圧電体層1と内部電極3との間の接着性を維持するという点で望ましい。一方、圧電体層1と内部電極3との界面に隙間9を有しない場合、つまり、両層間の密着性が高い場合には、界面領域の接合強度が強いために積層型圧電素子の変位量が小さくなる。内部電極3による拘束を低減するという点で、内部電極の厚みは $10\mu\text{m}$ 以下が好ましい。なお本発明では、内部電極3の一部を圧電体層1表面の凹部に食い込ませた状態であるために、前記電界処理を行った場合でも圧電体層1と内部電極3との接着を保持できる。そのため本発明にかかる電界処理は少なくとも40%RH以上の湿度雰囲気下で行うことが好ましい。このようにして本発明では、素子の駆動に必要な最低限の強度に保たれている。

【0010】

即ち、本発明にかかる積層型圧電アクチュエータは、少なくとも圧電体層と内部電極との間に隙間を有するものであるが、これは目視や顕微鏡観察により界面にわずかな口開き部があれば隙間ありと判定するものであり、以下の方法により作製されたものであれば、本発明の作用効果を奏するものとなる。

【0011】

さらに、本発明では、圧電体層1と内部電極3との接着強度を低く抑えるという点で内部電極3にも空洞部11を有することが望ましく、この場合、内部電極パターンを形成する導体ペースト中に圧電体層1に用いるようなセラミック粉末等の共材を混入させないものを用いることで形成できる。

【0012】

即ち、上記した積層型圧電アクチュエータは以下の製法によって作製される。(a) 先ず、チタン酸ジルコン酸鉛 $\text{Pb}(\text{Zr}, \text{Ti})\text{O}_3$ などの圧電体セラミックスの仮焼粉末と、アクリル樹脂や、ブチラル樹脂などの有機高分子からなる有機バインダと、可塑剤とを混合したスラリーを作製し、例えばスリップキャスト法により、厚み $50\sim 250\mu\text{m}$ のセラミックグリーンシートを作製する。

【0013】

(b) 次に、このセラミックグリーンシートを所定の寸法に打ち抜いた後、このセラミックグリーンシートの片面に、内部電極となる、例えば銀、銀-パラジウム、Cuを主成分とする導電性ペーストをスクリーン印刷法により $1\sim 10\mu\text{m}$ の厚みに印刷し、乾燥させて内部電極パターンを形成する。この場合用いる導体ペーストは、圧電体層に用いるよ

うな共材を混入させないものを用いる方が、焼成後の内部電極に空洞部を形成しやすいという点で好ましい。なお、本発明では、内部電極の金属成分としては、Cu、Ag、Au、Pd、Ptあるいはこれらの合金が好適であるが、特に、圧電磁器との同時焼成を可能にし、しかも種々の組成変動に対しても容易に焼成温度の変更が可能となるAg-Pdが好ましく、特に、本発明においては内部電極コスト低減の点でAgの割合が90質量%以上がより好ましい。

【0014】

(c) この後、内部電極パターンを形成したセラミックグリーンシートを複数所定枚数積層し、加圧一体化して積層体を形成する。

【0015】

(d) 次に、積層体を所定形状に切断して素子本体成形体を形成する。その後、内部電極パターン3にAg-Pdを用いる場合、大気中において300～800℃で5～80時間の脱バイを行い、さらに900～1200℃で2～10時間で本焼成を行う。こうして素子本体成形体のセラミックス（圧電体層）が緻密化し、圧電体層と内部電極とが交互に積層された素子本体が作製される。

【0016】

(e) 次に、素子本体の内部電極が露出した表面に外部電極を形成する。外部電極は、まず銀ガラス導電性ペーストを塗布乾燥後、焼付けして素子本体の側面から突出する突起状導電性端子を形成した後、この突起状導電性端子の先端部に金属板からなる外部電極材を接合して形成される。外部電極材は前記内部電極に一層毎に交互に正極用および負極用の外部電極として接続される。

【0017】

この後、所望により外部電極と素子本体の外表面との間に絶縁樹脂を充填し、また、内部電極端が露出している素子本体の他の側面にも絶縁樹脂を被覆して積層型圧電素子を作製できる。

【0018】

(f) 図2は、本発明にかかる積層型圧電アクチュエータに電界を印加する方法を示す模式図である。本発明では、次に、作製した積層型圧電アクチュエータの外部電極に電界を印加する。この場合の電界としては周波数が1Hz以下であることが重要である。一方、積層型圧電素子である素子本体の外部電極に周波数が1Hz以下の電界を印加しない場合には、圧電体層と内部電極とが同時焼成により一体化された状態であり、しかも分極処理時には素子本体が伸縮する方向に荷重をかけて抑圧した状態で分極処理を施しているために、素子本体の内部において圧電体層と内部電極との接着力が大きくなり、このため積層型圧電素子の変位量が小さくなる。

【0019】

特に本発明では、電界は直流電圧、交流電圧およびパルス電圧のうちいずれか1種であることが望ましく、特に、分極処理前の、無加圧状態での圧電体層の交播的な伸縮による大きな層間剥離を防止するという点で直流電圧が望ましく、その電界は、圧電体層と内部電極との適度な接着力低下をもたらす、かつ圧電体層の静電容量を高く維持するという点で200V以下、特に、150V以下であることが好ましく、一方、上記した界面の適度な低接着状態を形成するという点で50V以上が好ましい。処理時間としては条件である電圧により変化するが少なくとも30秒以上が好ましい。

【0020】

また、本発明では、無負荷荷重状態で、つまり、荷重をかけない状態で電界を印加することが、内部電極と圧電体層との間の接着力を低下させるという点で望ましい。

【0021】

さらには、上記したように、変位量という点から、素子本体の積層数は100層以上と高積層である場合に好適である。さらに、圧電体層の厚みは、軽量化の点で300μm以下、特に100μm以下である場合に好適に用いることができる。

【0022】

なお、本発明においても、実用上は、上記電界処理後に、荷重をかけて拘束した状態でパルス電界を印加する通常の分極処理を行う。

【0023】

以上のような積層型圧電素子の製法は、積層型圧電アクチュエータの他に、積層型圧電トランスや積層型コンデンサ等の積層型圧電素子に好適に用いることができる。

【実施例】

【0024】

まず、原料粉末として高純度の Pb_3O_4 、 ZrO_2 、 TiO_2 、 $BaCO_3$ 、 $SrCO_3$ 、 WO_3 、および Yb_2O_3 などの各原料粉末を所定量秤量し、次いで、この混合物を脱水、乾燥して仮焼粉末を得た。

【0025】

次に、得られた仮焼原料と、有機高分子からなるバインダと、可塑剤とを混合したスラリーを作製し、スリップキャスト法により厚み $100\mu m$ のセラミックグリーンシートを作製した。このセラミックグリーンシートを所望の大きさに切断して、その片面に導体ペーストを、スクリーン印刷法により $5\mu m$ の厚みに、かつ電極パターンの有効面積が切断後のセラミックグリーンシートの90%となるように印刷した。導体ペーストは $Ag/Pd=95/5$ （質量%）を主成分とし、圧電体層と同じ共材を3%混入したものと混入しないものを準備した。次に、この導体パターンを乾燥させた後、導体パターンが形成された複数のグリーンシートを200枚積層し、この積層体の積層方向の両端部に、導電性ペーストが塗布されていないグリーンシートを10枚積層した。

【0026】

次に、この積層体を $100^\circ C$ で加熱を行いながら加圧を行い、積層体を一体化し、 $12mm \times 12mm$ の大きさに切断した後、 $800^\circ C$ で10時間の脱バインダを行い、 $950 \sim 1000^\circ C$ で2時間大気中にて本焼成を行ないアクチュエータ本体となる積層焼結体を得た。

【0027】

その後、この積層焼結体の2つの側面において、導体層端部を含む圧電磁器の端部に該2側面において互い違いになるように外部電極材を形成した。この後、正極用外部電極および負極用外部電極として外部電極材にリード線を接続し、さらに、この積層型圧電アクチュエータの外周面にデIPPINGによりシリコンゴムを被覆した後、その後、湿度50%RHにて表1に示す電界印加処理を行い本発明の積層型圧電素子を得た。作製した積層型圧電素子の圧電体層の厚みは平均で $80\mu m$ 、内部電極の厚みは平均で $2.5\mu m$ であった。全体厚みを25mmとした。なお本発明の試料は、電子顕微鏡観察によれば内部電極の一部が圧電体層の凹部に食い込んでいた。

【0028】

積層型圧電アクチュエータの評価については、各試験での試料数は50個とし、電界印加時の静電容量の変化を評価し、また変位量を評価した。隙間は200倍の顕微鏡観察によりわずかな口開き部があるものを隙間ありと、口開き部の確認できないものを隙間なしと判定した。本発明にかかる電界処理を行った試料ではいずれも隙間は $1\mu m$ 以下であった。しかし、静電容量はインピーダンスアナライザを用いて、周波数1kHz、1Vの条件にて、また、変位量は、作製した当該積層型圧電アクチュエータに変位量評価のための直流電圧200Vを60秒印加して評価した。

【表 1】

試料No.	導体ペースト中の共材	電界処理有無	電界の種類	電圧	時間	隙間	静電容量変化率	変位置
				V	sec		%	μm
* 1	あり	なし	—	—	—	なし	0	25
2	あり	あり	直流	100	100	あり	90	40
3	あり	あり	直流	50	100	あり	97	40
4	あり	あり	直流	150	100	あり	82	37
5	あり	あり	直流	100	300	あり	88	39
6	あり	あり	交流**	100	100	あり	82	30
7	あり	あり	パルス***	100	100	あり	80	30
8	あり	あり	直流	200	100	あり	75	35
9	なし	あり	直流	100	100	あり	90	37

* 印は本発明の範囲外

** 周波数1Hz

*** デューティ0.5秒/0.5秒

【0029】

表1の結果から、電界処理をしないで分極処理を行った試料No. 1では変位置が25 μm であった。これに対して、本発明の積層型圧電素子である試料No. 2～9では、電界印加によりアクチュエータ素子の変位置が30 μm 以上であった。特に、電界は直流電圧とし、その電界を50～150Vとし、無負荷荷重状態、つまり、荷重をかけない状態で電界を印加した試料No. 2～5、8、9では、変位置が35 μm 以上であった。

【図面の簡単な説明】

【0030】

【図1】本発明の積層型圧電アクチュエータを示す断面模式図である。

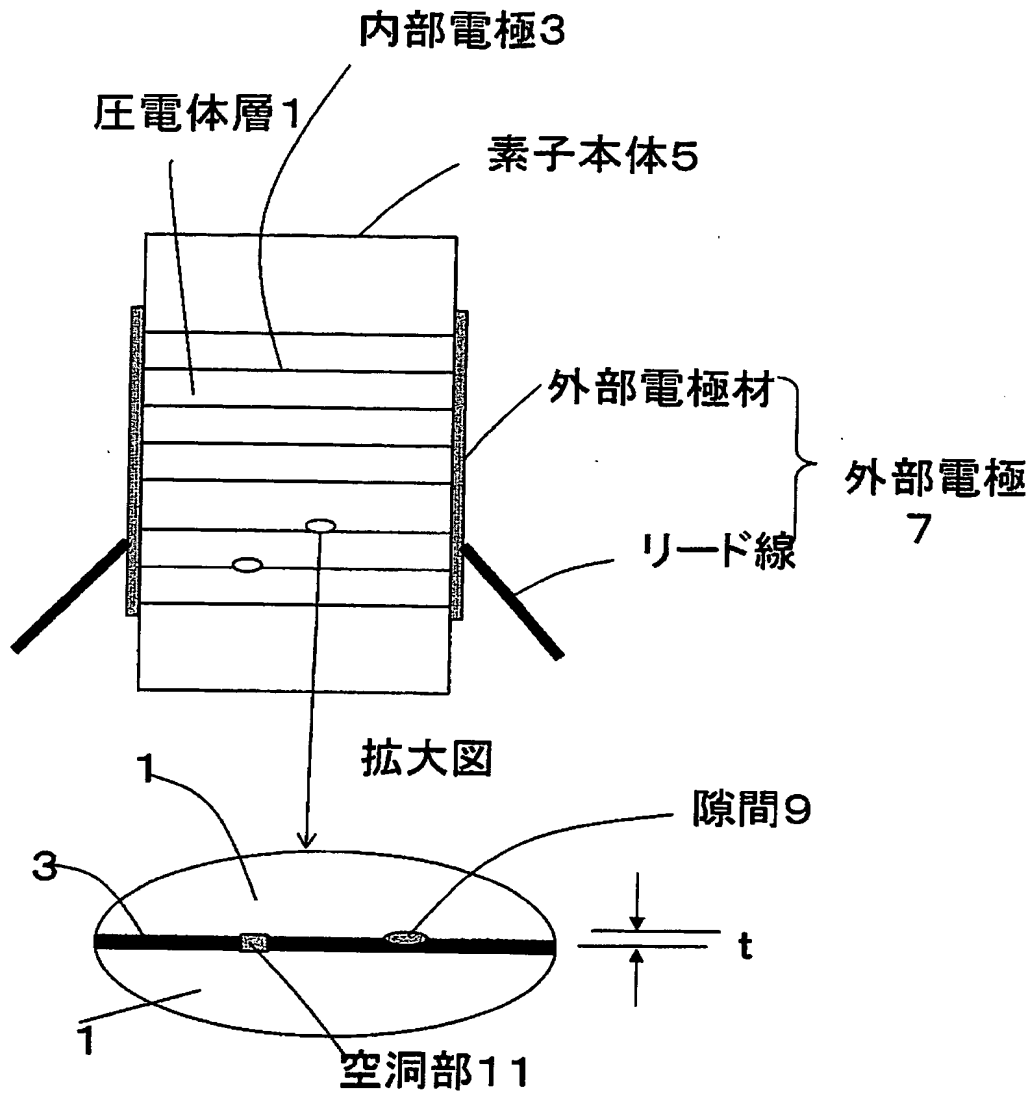
【図2】本発明にかかる積層型圧電アクチュエータに電界を印加する方法を示す模式図である。

【符号の説明】

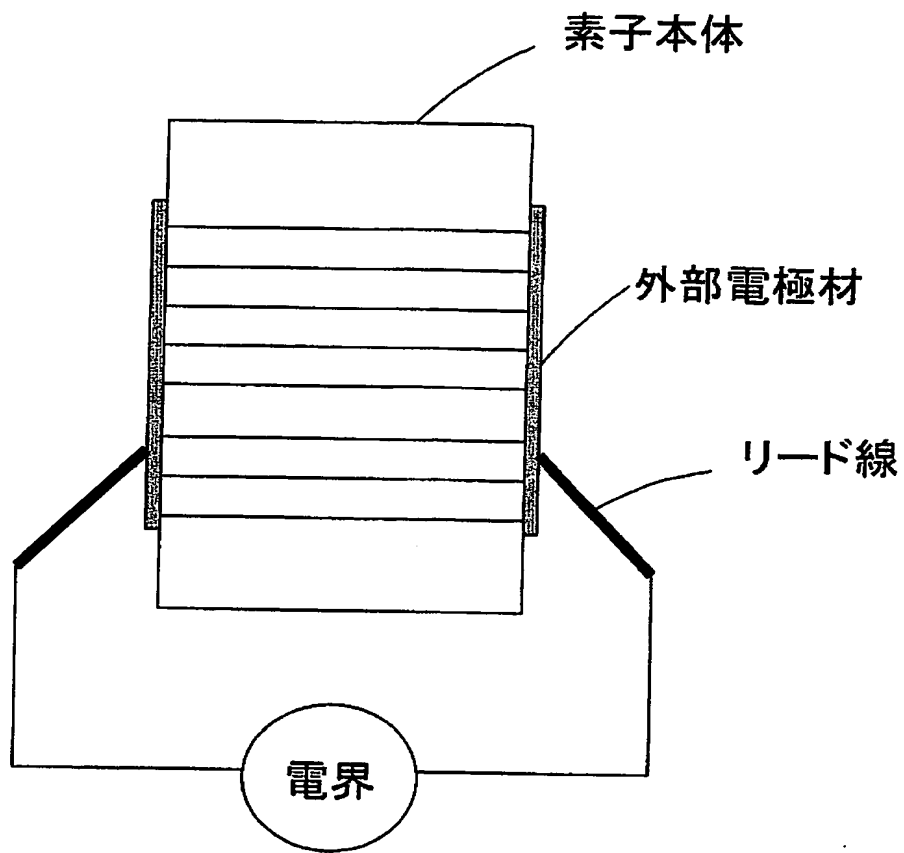
【0031】

- 1 圧電体層
- 3 内部電極
- 5 素子本体
- 7 外部電極
- 9 隙間

【書類名】 図面
【図 1】



【図 2】



【書類名】 要約書

【要約】

【課題】 作動時においても圧電体層のクラックの発生を防止できる積層型圧電素子の製法を提供する。

【解決手段】 圧電体層 1 と内部電極 3 とを交互に積層して形成した素子本体 5 の表面に、前記内部電極 3 が一層おきに交互に接合された一対の外部電極 7 を具備してなる積層型圧電素子であって、前記圧電体層 1 と内部電極 3 との界面の一部に隙間 9 を有することを特徴とする。

【選択図】 図 1

特願 2004-158441

ページ: 1/E

出願人履歴情報

識別番号

[000006633]

1. 変更年月日

1998年 8月21日

[変更理由]

住所変更

住所

京都府京都市伏見区竹田鳥羽殿町6番地

氏名

京セラ株式会社

Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP04/017660

International filing date: 22 November 2004 (22.11.2004)

Document type: Certified copy of priority document

Document details: Country/Office: JP
Number: 2004-158441
Filing date: 27 May 2004 (27.05.2004)

Date of receipt at the International Bureau: 10 February 2005 (10.02.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse